

## 9. Übungsblatt

Lösen Sie die folgenden Aufgaben:

- i) Schreiben Sie eine Testbench für Ihre CPU, die ausgewählte Maschinenbefehle testet.
- ii) Synthetisieren Sie Ihre funktionsfähige CPU mit Vivado und implementieren Sie diese auf Ihrem FPGA-Board. Machen Sie auch eine Timing-Analyse Ihres Design und teilen Sie den 100Mhz-Takt auf die richtige Frequenz mit Hilfe eines MMCMs. Passen Sie Ihre Constraint-files entsprechend an, damit Vivado eine gültige Timing-Analyse machen kann! Wieviele MIPS schafft Ihre Implementierung?
- iii) Implementieren Sie eine Software Ihrer Wahl auf Ihrer CPU, die eine entsprechende Ausgabe macht. Dazu können Sie einen RISC-V C-Compiler verwenden oder ein Assembler-Programm von Hand selbst in Maschinencode umwandeln. Bereiten Sie eine Demonstration Ihres Programms vor.

Besprechung und Abnahme am 14. Januar 2026