

## 4. Übungsblatt

Lösen Sie die folgenden Aufgaben:

- i) Aktualisieren Sie Ihre Projektkopie mit `git`. Überarbeiten Sie gegebenenfalls Ihren Instructiondecoder (Verwenden Sie z.B. sprechende Namen für Konstanten). Die Testbench muss *fehlerfrei* durchlaufen.
- ii) Implementieren Sie das Register-File der HaDes und testen Sie Ihre Implementierung mit der Testbench `haregs_tb.vhd`.
- iii) Synthetisieren Sie Ihr Register-File mit Hilfe von Vivado und vollziehen Sie die synthetisierte Schaltung mit dem erzeugten Schaltplan (grob) nach.

Besprechung und Abnahme in der KW47 am 20. November 2019.